

کاهش جریان نشتی با در نظر گرفتن جبران‌سازی تأخیر در سیستم های فتولتائیک متصل به شبکه

رضا قاضی

گروه مهندسی برق

دانشگاه فردوسی مشهد

مشهد، ایران

rghazi@um.ac.ir

محمد مرشدلو

گروه مهندسی برق

دانشگاه فردوسی مشهد

مشهد، ایران

morshedloom92@mail.um.ac.ir

رله‌های حفاظتی، افزایش تلفات و بخصوص مشکلات مربوط به ایمنی فردی می‌شود. در نتیجه استانداردهای بین‌المللی حداکثر مقدار مجاز این جریان را در یک بازه‌ی مشخص محدود کرده‌اند [۵-۷].

روش‌های مدولاسیون مرسوم همانند^۱ SVPWM و^۲ DPWM به دلیل جریان نشتی زیاد برای عملکردهای فتولتائیک سه‌فاز متصل به شبکه مناسب نیستند. برای کاهش جریان نشتی تا سطح مجاز، چندین ساختار تبدیلی و تکنیک مدولاسیون در سال‌های اخیر ارائه و پیشنهاد شده است. در [۸] ارتباط بین نقطه‌ی خنثی شبکه و نقطه‌ی میانی لینک DC باعث می‌شود که ولتاژ ثابتی بر روی خازن پارازیتی بیفتد. در نتیجه جریان نشتی صفر می‌گردد. لیکن وجود اندوکتانس بر روی خط خنثی مؤلفه‌ی فرکانس بالایی در ولتاژ مد مشترک تولید می‌کند که باعث می‌شود تا جریان نشتی بیشتر از استاندارد تعریف شده گردد. با این حال، بسیار مهم است که خط خنثی دارای اندوکتانس کوچکی باشد.

روش‌های مدولاسیون برای کاهش جریان نشتی از قبیل^۳ AZPWM [۹]،^۴ NSPWM [۱۰] و^۵ RSPWM [۱۱] اخیراً مطرح شده‌اند که در واقع نوع تکامل‌یافته مدولاسیون SVPWM می‌باشند.

در مرجع [۱۲] مقایسه‌ای بین این روش‌ها براساس پارامترهای مختلف انجام شده است. عیب اصلی این روش‌ها این است که به علت عدم استفاده از بردارهای صفر، ولتاژ خط-خط خروجی اینورتر دوسطحی می‌شود؛ که

چکیده _ در این مقاله به منظور کاهش جریان نشتی در سیستم‌های فتولتائیک متصل به شبکه، یک روش کنترل پیش‌بین مبتنی بر مدل ارائه شده است. به دلیل متغیر بودن ظرفیت خازن پارازیتی، در این روش با انتخاب مناسب ضریب وزنی برای تغییرات ولتاژ مد مشترک، می‌توان همواره جریان نشتی را در محدوده‌ی مجاز نگه داشت. بدین منظور سیستم کنترل پیش‌بین با پیش‌بینی مقادیر جریان بار و ولتاژ مد مشترک برای تمامی حالت‌های کلیدزنی، تابع هزینه را براساس فیود معرفی شده کمینه کرده و مطلوب‌ترین حالت کلیدزنی را برای گام بعدی به کلیدها اعمال می‌نماید. نتایج شبیه‌سازی نشان می‌دهد که کنترل کننده ارائه شده علاوه بر سادگی و حجم کم محاسبات از دقت و سرعت عملکرد بالایی در مقایسه با سایر ساختارهای کنترل پیش‌بین، برخوردار است.

واژه‌های کلیدی — سیستم فتولتائیک؛ کنترل پیش‌بین؛ جریان نشتی؛

ولتاژ مد مشترک؛ اینورتر بدون ترانسفورماتور

۱. مقدمه

امروزه در اینورترهای فتولتائیک متصل به شبکه به منظور افزایش بازده، کاهش هزینه و ابعاد و وزن اینورتر سیستم از ساختارهای بدون ترانسفورماتور استفاده می‌شود. با وجود مزایای ذکر شده، حذف ترانسفورماتور موجب از بین رفتن ایزولاسیون گالوانیکی و در نتیجه جاری شدن جریان نشتی می‌شود [۱-۴]. جریان نشتی باعث افزایش تلفات، کاهش کیفیت جریان تزریقی به شبکه، تداخل الکترومغناطیسی، عملکرد نادرست

¹ Space Vector PWM

² Discontinuous PWM

³ Active Zero State PWM

⁴ Near State PWM

⁵ Remote State PWM

- در روش‌هایی که با تغییر توپولوژی و ارائه مدولاسیون جدید سعی در کاهش جریان ناشی داشته‌اند، با اضافه نمودن سخت‌افزار و کلید سعی در کاهش این جریان نموده‌اند. این روش‌ها باعث افزایش هزینه می‌شوند، لیکن در روش اعمالی در این مقاله توپولوژی تغییر نمی‌کند.
 - در روش‌هایی که بر روی مدولاسیون کار کرده‌اند، با افزایش تعداد تغییرات کلیدزنی در هر زمان نمونه‌برداری جریان ناشی را کاهش داده‌اند، که این روش نیز باعث افزایش تلفات کلیدزنی و کاهش بازده می‌گردد. ولی در روش ارائه شده در این مقاله در هر زمان نمونه‌برداری تنها یک بردار اعمال می‌شود.
 - در اکثر مقالات با حذف بردار صفر جریان ناشی را کاهش می‌دهند. لیکن روش مؤثرتر برای کاهش جریان ناشی کمینه ساختن تغییرات ولتاژ مد می‌باشد. به دلیل متغیر بودن ظرفیت خازن پارازیتی می‌توان با انتخاب مناسب ضریب وزنی مربوطه، همواره جریان ناشی را در محدوده‌ی مجاز نگاه داشت. در مقاله حاضر این روش در توپولوژی تمام‌پل استفاده شده است.
- مقاله پیشرو به صورت زیر تنظیم شده است: در بخش دوم به بررسی عوامل مؤثر در جریان ناشی پرداخته شده است. بخش سوم روش کنترل پیش‌بین مرسوم با در نظر گرفتن الگوریتم جبران‌سازی تأخیر در سیستم‌های فتوولتائیک معرفی شده است. در بخش چهارم روش مدولاسیون ارائه شده در زمینه‌ی کاهش جریان ناشی بیان شده است. در بخش پنجم نتایج شبیه‌سازی حاصل از به‌کارگیری روش کنترل پیش‌بین برای کاهش جریان ناشی، نشان داده شده است. بخش آخر نیز به جمع‌بندی و نتیجه‌گیری اختصاص یافته است.

۲. مدل مد مشترک سیستم‌های سه‌فاز

بدون ترانسفورماتور

شکل (۱) طرح شماتیک سیستم فتوولتائیک متصل به شبکه سه‌فاز بدون ترانسفورماتور با استفاده از توپولوژی اینورتر تمام‌پل را نشان می‌دهد. در این شکل C_{pv} ، خازن ناشی تشکیل شده بین پنل فتوولتائیک و زمین می‌باشد. مقدار خازن پارازیتی به عوامل مختلفی از قبیل نوع ماژول فتوولتائیک و ساختار قاب، چینش سلول‌ها و فاصله بین آنها در ماژول، شرایط آب و هوایی، رطوبت و گرد و غبار روی ماژول خورشیدی بستگی دارد و در طول زمان بهره‌برداری می‌تواند تغییر کند [۲۰]. در سیستم‌های

باعث افزایش استرس ولتاژ بر روی سلف‌های خروجی و افزایش رپل جریان خروجی می‌شود. در نتیجه به فیلتر خروجی بزرگتری نیاز دارد. معمولاً در این روش‌ها بردار صفر با استفاده از بردارهای فعال ایجاد می‌شود که موجب افزایش تعداد کلیدزنی و تلفات می‌شود. روش دیگر برای کاهش جریان ناشی، قطع سیستم فتوولتائیک از شبکه در هنگام اعمال بردار صفر می‌باشد. در مرجع [۱۳] از ساختار H_7 با مدولاسیون $MDPWM^1$ برای کاهش جریان ناشی استفاده شده است که کلید S_7 در هنگام اعمال یکی از بردارهای صفر از شبکه قطع می‌شود. عیب این ساختار وجود یک کلید اضافی نسبت به ساختار اینورتر تمام‌پل می‌باشد که موجب افزایش تلفات کلیدزنی و هزینه سیستم می‌شود. در مرجع [۱۴] از ساختار H_8 برای کاهش جریان ناشی استفاده شده است. در این ساختار هر دو بردار صفر از کلیدزنی اینورتر حذف می‌گردند. در نتیجه به دلیل داشتن دو کلید بیشتر نسبت به ساختار تمام‌پل، هزینه افزایش و بازده کاهش می‌یابد.

در مرجع [۱۵] اینورتر به دو بخش تنظیم شده است که یکی برای تنظیم نمودن بردارهای صفر و دیگری برای تنظیم نمودن بردارهای فعال می‌باشد. با این کار یک عملکرد مناسب در مورد کاهش ولتاژ مد مشترک به دست آمده است. عیب اصلی این ساختار تعداد زیاد کلیدها می‌باشد که باعث می‌شود تا بازده اینورتر نسبت به ساختار تمام‌پل سه‌فاز کاهش یابد. در مرجع [۱۶] از اینورتر با ساختار T -type و استراتژی مدولاسیون خاصی برای سیستم فتوولتائیک استفاده شده تا جریان ناشی را کاهش دهد. در مرجع [۱۷] از ساختار ZSI_D برای کاهش جریان ناشی استفاده شده است. عیب این ساختار تعداد زیاد عناصر فعال می‌باشد. همچنین تعداد حالات کلیدزنی نسبت به ساختار تمام‌پل بسیار بیشتر می‌باشد.

در مرجع [۱۸] روش مدولاسیونی با استفاده از تابع منطقی در اینورتر ۴ پایه سه‌فاز ارائه شده است. در این حالت مقدار ولتاژ مد مشترک ثابت و برابر با $V_{dc}/2$ می‌باشد. در نتیجه دامنه‌ی جریان ناشی صفر می‌شود.

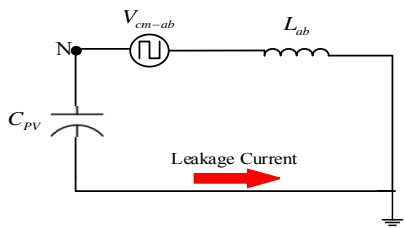
در مرجع [۱۹] با اضافه نمودن کلیدی به ساختار اینورتر تمام‌پل منبع جریان $(CSI)^2$ و استفاده از روش مدولاسیون SVM^3 جدیدی، دامنه‌ی جریان ناشی کاهش داده شده است. در این مرجع به منظور ایجاد بردار صفر، از دو بردار فعال استفاده شده است.

در مقاله حاضر از روش کنترل پیش‌بین مبتنی بر مدل برای کاهش جریان ناشی در سیستم فتوولتائیک متصل به شبکه استفاده شده است که نسبت به کارهای قبلی در این زمینه دارای نوآوری‌های زیر می‌باشد:

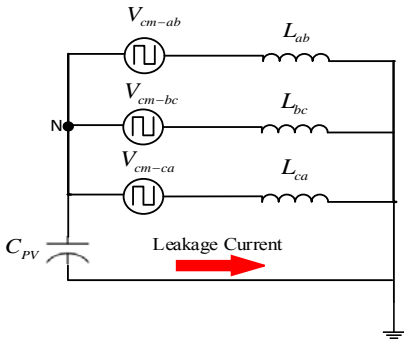
¹ Modified Discontinues PWM

² Current Source Inverter

³ Space Vector Modulation



شکل ۲: مدل مد مشترک ساده شده بین دو فاز a و b



شکل ۳: مدل مد مشترک ساده شده برای سیستم سه فاز

۳. روش کنترل پیش‌بین مرسوم برای اینورترهای

منبع ولتاژی (VSI)

در اینورتر منبع ولتاژ سه‌فاز، هر کلید شامل IGBT^۱ و دیود هرزگردی می‌باشد (شکل (۱)). بردار ولتاژ اعمال شده به بار توسط اینورتر منبع ولتاژی سه فاز در قاب ساکن $\alpha\beta$ توسط رابطه‌ی (۳) بیان می‌شود:

$$V = \frac{2}{3}(V_{aN} + aV_{bN} + a^2V_{cN}) \quad (3)$$

در رابطه‌ی بالا $a = e^{i(\frac{2\pi}{3})}$ می‌باشد.

همچنین بردار ولتاژ و جریان شبکه نیز از روابط زیر به دست می‌آید:

$$i = \frac{2}{3}(i_a + ai_b + a^2i_c) \quad (4)$$

$$e = \frac{2}{3}(e_a + ae_b + a^2e_c) \quad (5)$$

۸ بردار ولتاژ شامل ۶ بردار فعال و دو بردار صفر، که در شکل (۴) نشان داده شده این امکان را فراهم می‌سازد تا اینورترهای منبع ولتاژی (VSI) جریان‌های بار را تنظیم نمایند [۲۱]. دینامیک‌های جریان بار VSI با بار سلفی-مقاومتی-فعال، (RLe) در فرم بردار فضایی با رابطه‌ی (۶) بیان می‌شود:

$$v = Ri + L \frac{di}{dt} + e \quad (6)$$

فتولتائیک متصل به شبکه بدون ترانسفورماتور، سیستم فتولتائیک مستقیماً به شبکه متصل شده است. در این سیستم‌ها رفتار جریان نشتی به شدت به شدت به ساختار اینورتر و روش مدولاسیون مربوطه وابسته می‌باشد. بنابراین استفاده نمودن از مدل مد مشترک ابزاری مفید برای درک چگونگی ایجاد جریان نشتی در سیستم فتولتائیک می‌باشد. در سیستم‌های سه‌فاز مدل مد مشترک با استفاده از دو فاز تحلیل و بررسی می‌شود که دارای سه حالت می‌باشند: حالت اول: ناشی از فاز a, b, حالت دوم ناشی از فاز c, b, حالت سوم ناشی از فاز a, c. در این جا محاسبات برای حالت اول نشان داده شده است. حالات دوم و سوم نیز مشابه حالت اول به دست می‌آیند. ولتاژ مد مشترک بین دو فاز a و b (V_{CMV-ab}) میانگین ولتاژ خروجی‌ها نسبت به مرجع مشترکی است که از رابطه‌ی (۱) به دست می‌آید. شکل (۲) مدل ساده شده ولتاژ مد مشترک برای دو فاز a و b را نشان می‌دهد. در این مدل، ولتاژ مد مشترک و اندوکتانس معادل برای دو فاز a و b، از رابطه‌ی (۱) به دست می‌آید:

$$V_{cm-ab} = \frac{V_{aN} + V_{bN}}{2} \quad (1)$$

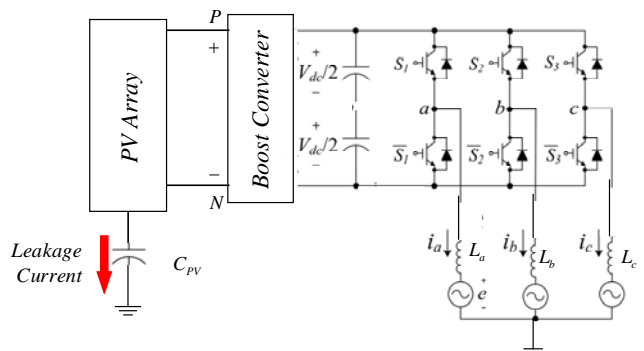
$$L_{ab} = L_a \parallel L_b$$

ولتاژ مد مشترک نهایی به عنوان تابعی از الگوی کلیدزنی بوده که در

شکل (۳) نشان داده شده و از رابطه‌ی (۲) به دست می‌آید:

$$V_{cm} = \frac{V_{cm-ab} + V_{cm-bc} + V_{cm-ca}}{3} = \frac{V_{aN} + V_{bN} + V_{cN}}{3} \quad (2)$$

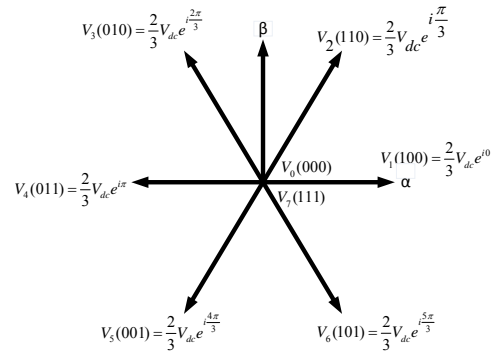
تغییرات ولتاژ مد مشترک موجب شارژ و دشارژ خازن پارازیتی C_{pv} می‌شود. در واقع تغییرات ولتاژ مد مشترک یک dv/dt روی خازن پارازیتی ایجاد کرده و باعث جاری شدن جریان نشتی می‌شود. مقدار این جریان نشتی به ظرفیت خازن پارازیتی، دامنه و فرکانس ولتاژی که روی خازن پارازیتی می‌افتد، بستگی دارد.



شکل ۱: طرح شماتیک سیستم فتولتائیک متصل به شبکه

¹ insulated-gate bipolar transistor

در این رابطه $i_{\alpha}^*((k+2)T_s)$ ، $i_{\beta}^*((k+2)T_s)$ ، $i_{\alpha}^*((k+2)T_s)$ در این رابطه $i_{\alpha}^*((k+2)T_s)$ ، $i_{\beta}^*((k+2)T_s)$ ، $i_{\alpha}^*((k+2)T_s)$ بخشهای حقیقی و موهومی جریان‌های مرجع و جریان‌های پیش‌بینی شده برای دو لحظه نمونه‌برداری بعدی می‌باشد. تنها یک بردار ولتاژ بهینه در هر زمان نمونه‌برداری تعیین می‌شود و در زمان نمونه‌برداری بعدی اعمال می‌شود تا جریان بار به جریان مرجع در دو لحظه نمونه‌برداری بعدی برسد. جریان مرجع برای دو لحظه نمونه‌برداری بعدی مورد استفاده در تابع هزینه با استفاده از معادله لاگرانژ توسط رابطه‌ی (۱۳) به دست می‌آید:



شکل ۴: بردارهای ولتاژ تولید شده توسط اینورترهای منبع ولتاژ

(۱۳)
چون تغییرات فرکانس ولتاژ شبکه بسیار کمتر از تغییرات فرکانس نمونه‌برداری می‌باشد، بردار ولتاژ شبکه پیش‌بینی شده به صورت رابطه‌ی (۱۴) محاسبه می‌شود:

$$e((k+1)T_s) \approx \hat{e}(kT_s) = v^k - Ri(kT_s) - \frac{L}{T_s}[i((k+1)T_s) - i(kT_s)] \quad (14)$$

۴. روش مدولاسیون ارائه شده

همان‌طور که قبلاً بیان شد، دامنه‌ی جریان ناشی به ظرفیت خازن پارازیتی C_{pv} و dv/dt که بر روی خازن پارازیتی می‌افتد، بستگی دارد (رابطه (۱۵)). در حالت گسسته با زمان، رابطه‌ی (۱۵) به صورت رابطه‌ی (۱۶) بیان می‌شود:

$$I_c = C_{pv} \frac{dV_{cm}}{dt} \quad (15)$$

$$I_c = C_{pv} \frac{V_{cm}((k+1)T_s) - V_{cm}(kT_s)}{T_s} \quad (16)$$

یکی از روش‌ها برای کاهش جریان ناشی کاهش دامنه ولتاژ مد مشترک می‌باشد. بنابراین با افزودن ترم ولتاژ مد مشترک به تابع هزینه و تنظیم ضریب وزنی مربوطه تا حدودی دامنه‌ی جریان ناشی کاهش می‌یابد (در واقع با این کار حالت‌های صفر از کلیدزنی حذف می‌شوند). بیشتر مراجعی که با استفاده از تغییر توپولوژی سعی در کاهش جریان ناشی داشته‌اند، در هنگام اعمال بردارهای صفر سیستم فتوولتائیک از شبکه قطع می‌شود؛ در نتیجه تابع هزینه حاصل به صورت زیر بیان می‌شود:

$$g = (i_{\alpha}^*((k+2)T_s) - i_{\alpha}((k+2)T_s))^2 + (i_{\beta}^*((k+2)T_s) - i_{\beta}((k+2)T_s))^2 + \lambda_4 (V_{cm}((k+1)T_s))^2 \quad (17)$$

در معادله (۱۷)، λ_4 ضریب مربوط به کاهش دامنه ولتاژ مد مشترک می‌باشد. این روش تا حدودی بر روی کاهش دامنه‌ی جریان ناشی تأثیرگذار است. لیکن روش مؤثرتر برای کاهش جریان ناشی، کاهش تغییرات ولتاژ مد مشترک می‌باشد. با افزودن این ترم به تابع هزینه جریان ناشی کاهش بیشتری یافته و با انتخاب ضریب وزنی مناسب همواره در محدوده‌ی

دینامیک (مشتمل) جریان بار توسط تقریب اولیو پیشرو می‌تواند جایگزین گردد که در حالت گسسته با رابطه (۷) بیان می‌شود:

$$\frac{di}{dt} \approx \frac{i((k+1)T_s) - i(kT_s)}{T_s} \quad (7)$$

با ترکیب نمودن دو معادله (۶) و (۷) عبارتی که امکان پیش‌بینی جریان بار آینده در زمان $k+1$ برای هر یک از α بردار v^k که توسط اینورتر ایجاد شده است را فراهم کند، به دست می‌آید که از رابطه (۸) به دست می‌آید:

$$i((k+1)T_s) = i(kT_s) + \frac{T_s}{L}[v^k - Ri(kT_s) - e(kT_s)] \quad (8)$$

همچنین جریان مرجع در لحظه نمونه‌برداری بعدی با استفاده از روابط (۹) به دست می‌آید:

$$i^*((k+1)T_s) = 3i^*(kT_s) - 3i^*((k-1)T_s) + i^*((k-2)T_s) \quad (9)$$

چون فرکانس ولتاژ شبکه بسیار کمتر از فرکانس نمونه‌برداری است، بردار ولتاژ شبکه در لحظه نمونه‌برداری بعدی با بردار ولتاژ شبکه پیش‌بینی شده فعلی، برابر در نظر گرفته شده و به صورت زیر تخمین زده می‌شود:

$$e((k+1)T_s) \approx \hat{e}(kT_s) \quad (10)$$

$$\hat{e}(kT_s) = v^k - Ri(kT_s) - \frac{L}{T_s}[i((k+1)T_s) - i(kT_s)] \quad (11)$$

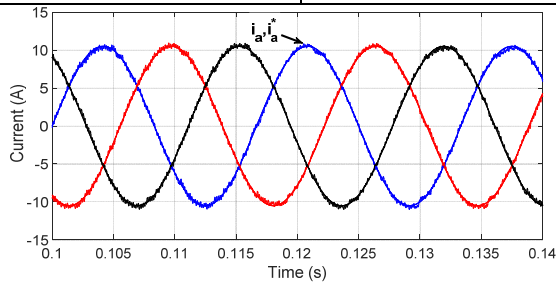
اگر زمان محاسبه در مقایسه با زمان نمونه‌برداری قابل توجه باشد، تأخیری بین لحظه‌ای که جریان‌ها اندازه‌گیری شده و لحظه استفاده از حالت کلیدزنی جدید وجود خواهد داشت. در طول بازه بین این دو لحظه استفاده از حالت کلیدزنی قبلی ادامه خواهد یافت. یک روش ساده برای جبران‌سازی این تأخیر، در نظر گرفتن زمان محاسبه و اعمال حالت کلیدزنی انتخاب شده پس از لحظه نمونه‌برداری بعدی است که برای این کار بایستی افق کنترل را به اندازه دو نمونه انتخاب کنیم. [۲۲]. تابع هزینه حاصل به صورت رابطه‌ی (۱۲) بیان می‌شود:

$$g = (i_{\alpha}^*((k+2)T_s) - i_{\alpha}((k+2)T_s))^2 + (i_{\beta}^*((k+2)T_s) - i_{\beta}((k+2)T_s))^2 \quad (12)$$

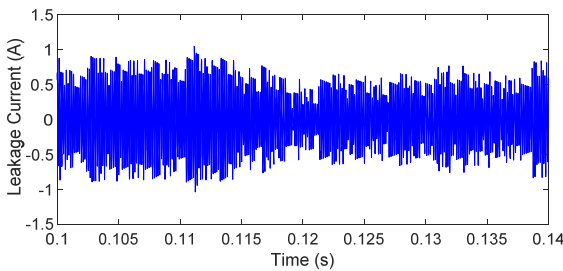
(شکل ۷-ب). مقدار مؤثر جریان نشتی در این حالت برابر با $0,265(A)$ می‌باشد که در محدوده‌ی استاندارد قرار دارد. در این حالت مطابق شکل (۷-الف) گرچه THD جریان بار افزایش یافته، لیکن در محدوده‌ی استاندارد قرار دارد (جدول (۲)). بنابراین حالت سوم مناسب‌ترین حالت برای کنترل در اینورترهای تمام‌پل سه‌فاز می‌باشد.

جدول ۱. مشخصات سیستم فتوولتائیک سه‌فاز متصل به شبکه بدون ترانسفورماتور

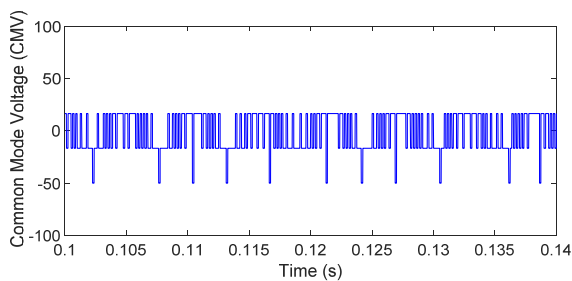
V_{dc}	۱۰۰ (v)
e	۲۰ (v)
R	۲,۵ (Ω)
L	۱۰ (mH)
C_{pv}	۱۶۰ (nF)
T_S	۱۲۵ (μ S)
F_{ref}	۶۰ (Hz)
I_{ref}	۱۰,۵ (A)



(الف)



(ب)



(ج)

شکل ۵: نتایج شبیه‌سازی به ازای $\lambda_1 = 0, \lambda_2 = 0$ (الف: جریان شبکه،

ب: جریان نشتی و ج: ولتاژ مد مشترک)

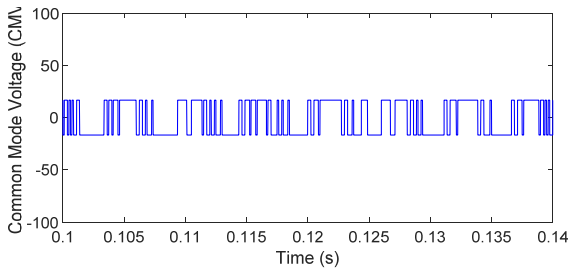
استاندارد VDE0126-1-1 قرار می‌گیرد. در نتیجه تابع هزینه نهایی به صورت رابطه‌ی (۱۸) بیان می‌گردد:

$$g = (i_a^* - ((k+2)T_s) - i_a((k+2)T_s))^2 + (i_b^* - ((k+2)T_s) - i_b((k+2)T_s))^2 \quad (18)$$

در معادله (۱۸)، ضریب وزنی λ_2 مربوط به کاهش تغییرات ولتاژ مد مشترک می‌باشد. می‌توان همواره با تنظیم ضرایب وزنی λ_1 و λ_2 در رابطه (۱۸)، جریان نشتی را در محدوده‌ی استاندارد نگه داشت.

۵. نتایج شبیه‌سازی

به منظور بررسی صحت عملکرد سیستم کنترل پیشنهادی در این مقاله، سیستم فتوولتائیک متصل به شبکه با استفاده از اینورتر تمام‌پل سه‌فاز در نرم‌افزار Matlab/Simulink شبیه‌سازی شده است. مشخصات سیستم مورد مطالعه در جدول (۱) آورده شده است. مطابق با شکل (۱)، اینورتر منبع ولتاژی مورد استفاده در هر زمان نمونه‌برداری یک بردار ولتاژ از حالت‌های نشان داده شده در شکل (۴) را می‌تواند در برداشته باشد. ولتاژ مد مشترک به دلیل نصف نمودن خازن باس dc در صورت استفاده از بردارهای صفر مقادیر $\pm V_{dc}/2$ و $\pm V_{dc}/6$ و در صورت عدم استفاده از بردارهای صفر، دارای مقادیر $\pm V_{dc}/6$ می‌باشد. در این مقاله ۳ تابع هدف در نظر گرفته شده که نقش هر یک از آنها در تابع هزینه، مورد بررسی قرار گرفته است. در حالت اول، روش معمولی کنترل جریان پیش‌بین با در نظر گرفتن الگوریتم جبران‌سازی تأخیر شبیه‌سازی می‌شود. در این روش دامنه‌ی ولتاژ مد مشترک در محدوده‌ی $\pm V_{dc}/2$ قرار دارد؛ ضمناً تغییرات زیاد ولتاژ مد مشترک، باعث افزایش جریان نشتی و در پی آن افزایش THD می‌شود. (شکل ۵). در این حالت THD جریان شبکه برابر با ۳,۱۷٪ است که در محدوده‌ی استاندارد IEEE-1547 قرار دارد. لیکن مقدار مؤثر جریان نشتی در این حالت برابر با $0,52(A)$ بوده، که خارج از محدوده‌ی استاندارد VDE0126-1-1 می‌باشد (جدول (۲)). بنابراین این حالت برای استفاده در سیستم‌های فتوولتائیک متصل به شبکه مناسب نیست. در شکل (۶-ج)، با حذف بردارهای صفر از کلیدزنی مطابق با رابطه‌ی (۱۰)، دامنه‌ی ولتاژ مد مشترک و در نتیجه جریان نشتی کاهش می‌یابد. (شکل (۶-ب) و (۶-ج)). مقدار مؤثر جریان نشتی در این حالت برابر با $0,325(A)$ و THD جریان برابر با ۳,۰۴٪ می‌باشد (جدول (۲)). در این حالت به دلیل کاهش جریان نشتی حتی با افزودن ترم ولتاژ مد مشترک به تابع هزینه، THD جریان بار کاهش می‌یابد. در این حالت گرچه جریان نشتی نسبت به حالت اول کاهش یافته، لیکن هنوز در محدوده‌ی استاندارد قرار ندارد. در حالت سوم با افزودن ضریب وزنی به تابع هزینه و تنظیم آن، تغییرات و دامنه ولتاژ مد مشترک (شکل (۷-ج)) و به دنبال آن دامنه‌ی جریان نشتی کاهش یافته است



(ج)

شکل ۷: نتایج شبیه‌سازی به ازای $\lambda_1 = 0.009, \lambda_2 = 0.13$ (الف: جریان

شبکه، ب: جریان نشتی و ج: ولتاژ مد مشترک)

جدول ۲: نتایج حاصل از شبیه‌سازی به ازای ضرایب وزنی مختلف

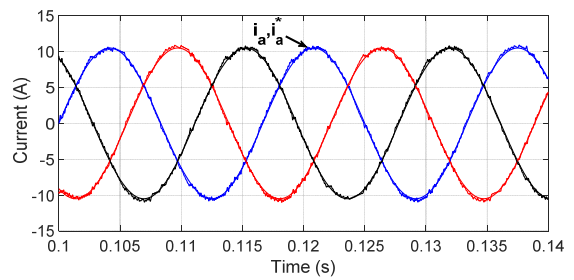
THD	تغییرات ولتاژ مد مشترک	دامنه جریان نشتی (RMS)	ضرایب وزنی	حالت
٪۳.۱۷	± 50 (V)	۰.۵۲ (A)	$\lambda_1 = 0, \lambda_2 = 0$	حالت اول
٪۲.۸۲	$\pm 16,67$ (V)	۰.۳۲۵ (A)	$\lambda_1 = 0.009, \lambda_2 = 0$	حالت دوم
٪۴.۶۲	$\pm 16,67$ (V)	۰.۲۶۵ (A)	$\lambda_1 = 0.009, \lambda_2 = 0.13$	حالت سوم

۶. نتیجه گیری:

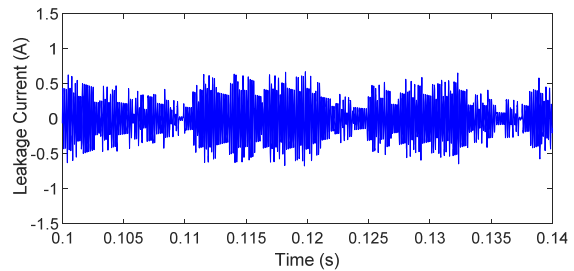
عدم ایزولاسیون الکتریکی در برخی از اینورترهای فتوولتائیک متصل به شبکه، باعث ایجاد جریان نشتی می‌شود. یکی از راهکارها برای کاهش جریان نشتی، استفاده از انواع روش‌های مدولاسیون می‌باشد. در مقاله حاضر از روش کنترل پیش‌بین مبتنی بر مدل استفاده شده است. با استفاده از روش کنترل پیش‌بین، جریان نشتی از طریق کاهش دامنه‌ی ولتاژ مد مشترک، کاهش تغییرات آن و با حفظ THD در محدوده‌ی استاندارد، در قالب یک تابع هدف، کمینه شده است. ضمن اینکه چون ظرفیت خازن پارازیتی متغیر است، همواره می‌توان با تغییر ضرایب وزنی مربوط به تغییرات ولتاژ مد مشترک، همواره دامنه‌ی جریان نشتی را در محدوده‌ی مجاز نگه داشت. نتایج نشان داد که در حالتی که همه موارد در تابع هدف گنجانده شده، جریان نشتی و THD در محدوده‌ی استاندارد قرار گرفته‌اند.

منابع

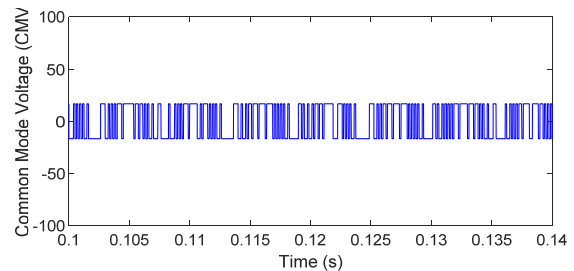
- [1] E. Gubía, P. Sanchis, A. Ursúa, J. López, and L. Marroyo, "Ground currents in single-phase transformerless photovoltaic systems," *Prog. Photovolt., Res. Appl.*, vol. 15, no. 7, Nov. 2007.
- [2] H. Xiao and S. Xie, "An optimized transformerless photovoltaic grid connected inverter," *IEEE Trans. Ind. Electron.*, vol. 58, no. 5, May 2011
- [3] D. Meneses, F. Blaabjerg, O. García, and J. A. Cobos, "Review and comparison of step-up transformerless topologies for PV ac-module application," *IEEE Trans. Power Electron.*, vol. 28, no. 6, Jun. 2013.



(الف)



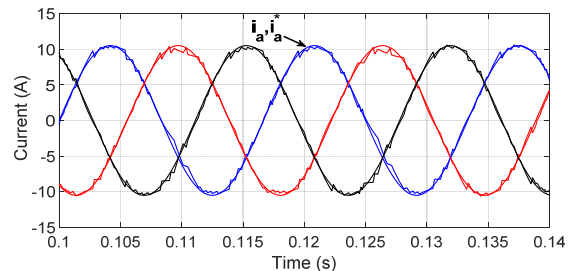
(ب)



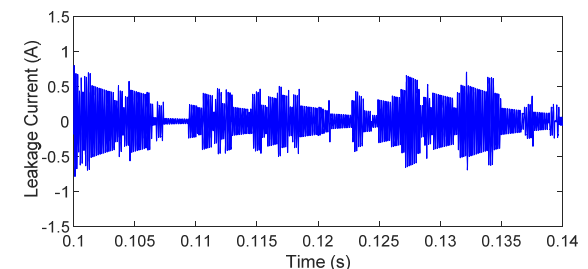
(ج)

شکل ۶: نتایج شبیه‌سازی به ازای $\lambda_1 = 0.009, \lambda_2 = 0$ (الف: جریان شبکه، ب: جریان

نشتی و ج: ولتاژ مد مشترک)



(الف)



(ب)

- [14] R. Rahimi, B. Farhangi, S. Farhangi, "New Topology to Reduce Leakage Current in Three Phase Transformerless Grid-Connected Photovoltaic Inverters," *Power Electronics and Drive Systems Technologies Conference (PEDSTC)*, 2016 7th
- [15] G. Vazquez, T. Kerekes, J. Rocabert, P. Rodríguez, R. Teodorescu, and D. Aguilar, "A photovoltaic three-phase topology to reduce common mode voltage," in *Industrial Electronics (ISIE), 2010 IEEE International Symposium on*, 2010.
- [16] L. June-Seok and L. Kyo-Beum, "New Modulation Techniques for a Leakage Current Reduction and a Neutral-Point Voltage Balance in Transformerless Photovoltaic Systems Using a Three-Level Inverter," *IEEE Transactions on Power Electronics*, Vol. 29, No.4, April 2014
- [17] F. Bradaschia, M. C. Cavalcanti, P. E. P. Ferraz, F. A. S. Neves, E. C. dos Santos, and J. H. G. M. da Silva, "Modulation for Three-Phase Transformerless Z-Source Inverter to Reduce Leakage Currents in Photovoltaic Systems," *IEEE Transactions on Industrial Electronics*, Vol. No.12, December 2011.
- [18] X. Gue, R. He, X. Sun, J. Gurrero "Leakage Current Elimination of Four- Leg Inverter for Transformerless Three-Phase PV Systems," *IEEE Transactions on Power Electronics* Vol. 31, Iss. 3, 2016.
- [19] X. Guo, "Three-Phase CH7 Inverter with A New Space Vector Modulation to Reduce Leakage Current for Transformerless Photovoltaic Systems," *IEEE Journal of Emerging and Selected Topics in Power Electronics* Vol. 5, Iss. 2, 2017
- [20] M. Calais and V. Agelidis; "Multilevel converters for single-phase grid connected photovoltaic systems, an overview"; in *IEEE - International Symposium on Industrial Electronics*, 7-10 Jul. 1998
- [21] J. Rodríguez, J. Pontt, C. Silva et al. "Predictive current control of a voltage source inverter", *IEEE Transactions on Industrial Electronics*, vol. 54, no. 1, February 2007.
- [22] P. Cortes, J. Rodriguez, C. Silva, and A. Flores, "Delay compensation in model predictive current control of a three-phase inverter," *IEEE Trans. Ind. Electron.*, vol. 59, no. 2, Feb. 2012.
- [4] Y. Bae and R. Y. Kim, "Suppression of common-mode voltage using a multi central photovoltaic inverter topology with synchronized PWM," *IEEE Transactions on Industrial Electronics*, vol. 61, Iss. 9, 2014.
- [5] B. Yang, W. Li, Y. Gu, W. Cui, and X. He, "Improved Transformerless Inverter with Common-Mode Leakage Current Elimination for a Photovoltaic Grid-Connected Power System," *IEEE Transactions on Power Electronics*, vol. 27, 2012.
- [6] M. C. Cavalcanti, A. M. Farias, K. C. Oliveira, F. A. S. Neves, and J. L. Afonso, "Eliminating Leakage Currents in Neutral Point Clamped Inverters for Photovoltaic Systems," *IEEE Transactions on Industrial Electronics*, vol. 59, 2012.
- [7] Automatic disconnection device between a generator and the public low-voltage grid, DIN VDE V 0126-1-1, 2006
- [8] T. Kerekes, M. Liserre, R. Teodorescu, C. Klumpner, and M. Sumner, "EVALUATION of Three-Phase Transformerless Photovoltaic Inverter Topologies" *IEEE Transactions on Power Electronics*, Vol. 24 No.9, Sep. 2009.
- [9] G. Oriti, A. L. Julian, and T. A. Lipo, "A new space vector modulation strategy for common mode reduction," in *Proc. IEEE PESC 1997*, Jun. 1997.
- [10] E. Ün, and A. M. Hava, "A near-state PWM method with reduced switching losses and reduced common-mode voltage for three-phase voltage source inverters," *IEEE Transactions on Industry Applications*. vol. 45, No.2, 2009.
- [11] M. Cacciato, A. Consoli, G. Scarcella, and A. Testa, "Reduction of common-mode currents in PWM inverter motor drives," *IEEE Transactions on Industry Applications*, Vol.35, No.2, 1999 .
- [12] M. C. Cavalcanti, K. C. de Oliveira, A. M. de Farias, F. A. S. Neves, G. M. S. Azevedo, and F. C. Camboim, "Modulation Techniques to Eliminate Leakage Currents in Transformerless Three-Phase Photovoltaic Systems," *IEEE Transactions on Industrial Electronics*, vol.57, Iss. 4, 2010.
- [13] K. S. F. Tan, N. A. Rahim, H. Wooi-Ping, and C. Hang Seng, "Modulation Techniques to Reduce Leakage Current in Three-Phase Transformerless H7 Photovoltaic Inverter," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 1, Januray 2015.